

Circuitos Digitais

Prof. Esp. Pedro Luís Antonelli
Anhanguera Educacional



Plano de Ensino e Aprendizagem (PEA)

Cronograma de Aulas

Semana n°.	Tema
1	Apresentação da Disciplina e Metodologia de Trabalho. Revisão de Aritmética Binária.
2	Propriedade da Álgebra de Boole. Elementos Lógicos Básicos.
3	Minimização e Implementação de Funções.
4	Dispositivos Básicos de Circuitos Combinacionais: Decodificadores, Codificadores.
5	Dispositivos Básicos de Circuitos Combinacionais: Decodificadores, Codificadores.
6	Dispositivos Básicos de Circuitos Combinacionais: Somadores, Subtratores.
7	Dispositivos Básicos de Circuitos Combinacionais: Comparadores.
8	Dispositivos Básicos de Circuitos Combinacionais: Multiplexadores, Demultiplexadores.
9	Atividades de Avaliação.
10	Flip-Flops.
11	Flip-Flops.
12	Conceitos de Controle e Temporização.
13	Análise e Síntese de Circuitos Seqüenciais.
14	Análise e Síntese de Circuitos Seqüenciais.
15	Dispositivos Básicos de Circuitos Seqüenciais: Registradores de Deslocamento.
16	Dispositivos Básicos de Circuitos Seqüenciais: Contadores.
17	Dispositivos Básicos de Circuitos Seqüenciais: Dispositivos Lógicos Programáveis ou PLD, Memórias: ROM, PROM, EPROM, EEPROM, RAM.
18	Prova Escrita Oficial.
19	Exercícios de Revisão.
20	Prova Substitutiva.

OBJETIVOS DA AULA :

- Iniciar o estudo dos Circuitos Sequenciais;
- Conhecer os Circuitos Biestáveis (“Flip-Flops”)

Podemos dividir o estudo dos **Circuitos Digitais** basicamente em duas áreas:

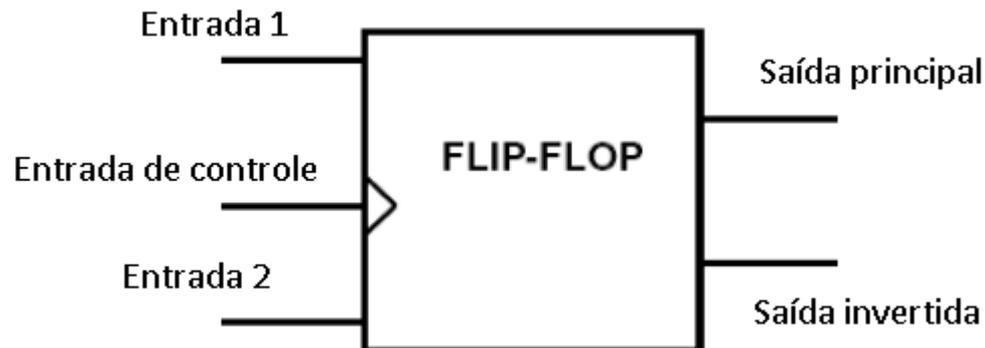
- **Lógica Combinacional** : Os circuitos **combinacionais**, apresentam as saídas, única e exclusivamente, dependentes das **variáveis de entrada**.
- **Lógica sequencial**: Os circuitos sequenciais têm as saídas dependentes das variáveis de **entrada e/ou de seus estados de saídas anteriores** que permanecem armazenados. Geralmente são sistemas pulsados, ou seja, operam sob o comando de uma sequencia de pulsos denominada **“clock”**.

Flip-Flop

Podemos definir um **Flip-Flop (FF)** como um circuito sequencial **Biestável** (dois estados estáveis).

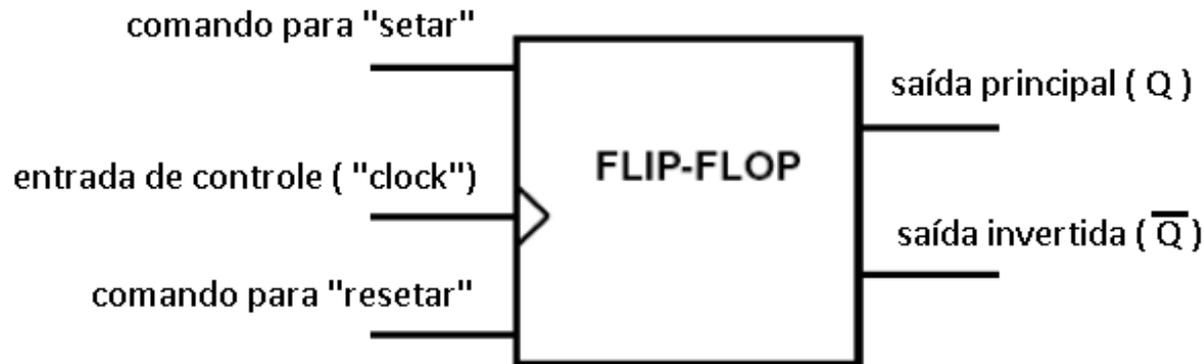
A ideia básica dos biestáveis é a possibilidade de podermos “forçar” a saída (que chamaremos de **Q**) assumir o valor lógico “**1**” (quando dizemos que **FF** foi “**Setado**”) ou “**0**” (quando dizemos que o **FF** foi “**Resetado**”).

De forma geral, podemos representar um **FF** como um bloco:



Flip-Flop

Um **FF** pode ter sua saída (**Q**) “setada” ou “resetada” em função de uma combinação das variáveis de entrada e do pulso de controle (“**clock**”).



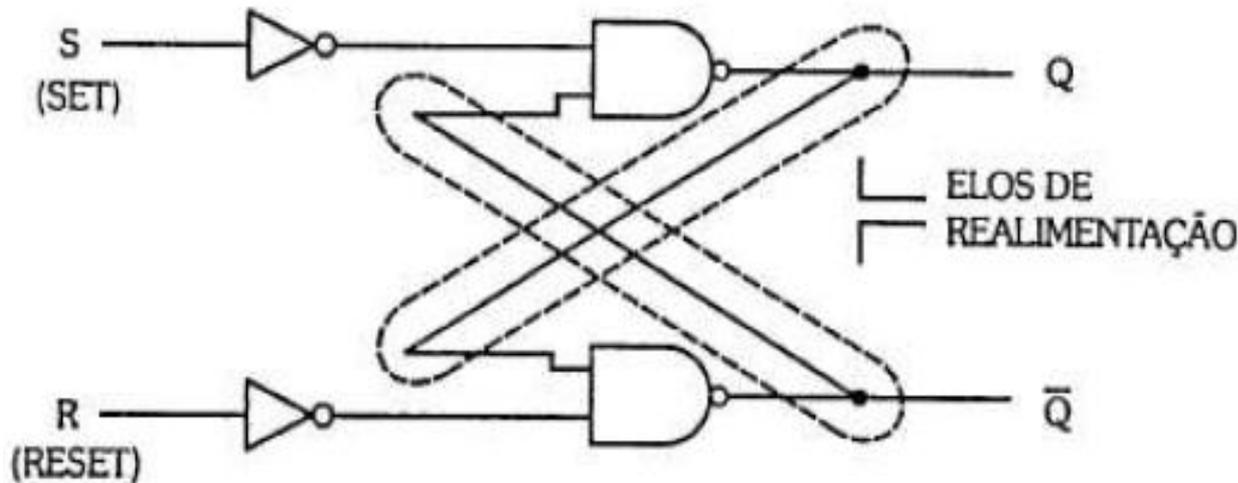
Após este pulso, o **FF** permanecerá neste estado até a chegada de um novo pulso de “**clock**” e, então, de acordo com as variáveis de entrada, mudará ou não de estado.

Os estados possíveis para as saídas são:

$$\begin{array}{l} Q = 0 \rightarrow \bar{Q} = 1 \\ Q = 1 \rightarrow \bar{Q} = 0 \end{array}$$

Flip-Flop RS Básico

Começaremos construindo o FF - RS básico, a partir de portas Nand (“Não-E”) e inversores, cujo circuito é visto na figura abaixo:



Nota-se que os **elos de realimentação** fazem com que as **saídas sejam injetadas juntamente com as variáveis de entrada**, ficando claro, que os estados que as saídas irão assumir dependerão de ambas caracterizando-o como **circuito sequencial**.

Flip-Flop RS Básico

Analisarmos o comportamento do circuito, levando em consideração as 2 variáveis de entrada (**S** e **R**), e a saída anterior (**Qa**) à aplicação das entradas:

S	R	Qa	Q	Q'
0	0	0	0	1
0	0	1	1	0
0	1	0	0	1
0	1	1	0	1
1	0	0	1	0
1	0	1	1	0
1	1	0	1	1
1	1	1	1	1

} fixa $Q = Qa$

} fixa Q' em 0

} fixa Q' em 1

} não permitido

Flip-Flop RS Básico

Podemos resumir a tabela da verdade de um **FF- RS** básico:

S	R	Qf
0	0	Qa
0	1	0
1	0	1
1	1	

A entrada **S** é denominada “**Set**”, pois quando acionada (nível 1), força a saída para “**1**” (“setada”), e a entrada **R** é denominada “**Reset**”, pois quando acionada (nível 1), passa a saída para “**0**” (“resetada”).

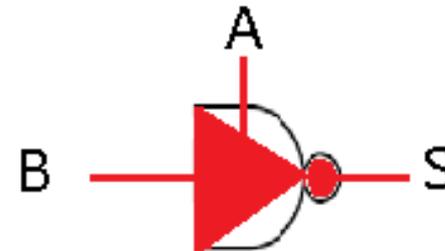
Este circuito irá mudar de estado apenas no instante em que mudam as variáveis de entrada.

FF-RS com Entrada de Controle (“Clock”)

Para que o **FF-RS** básico seja controlado por uma **sequencia de pulsos** no “**clock**”, basta trocarmos os 2 **inversores** por portas **Nands**, que trabalham de maneira semelhante a **inversores controlados**.

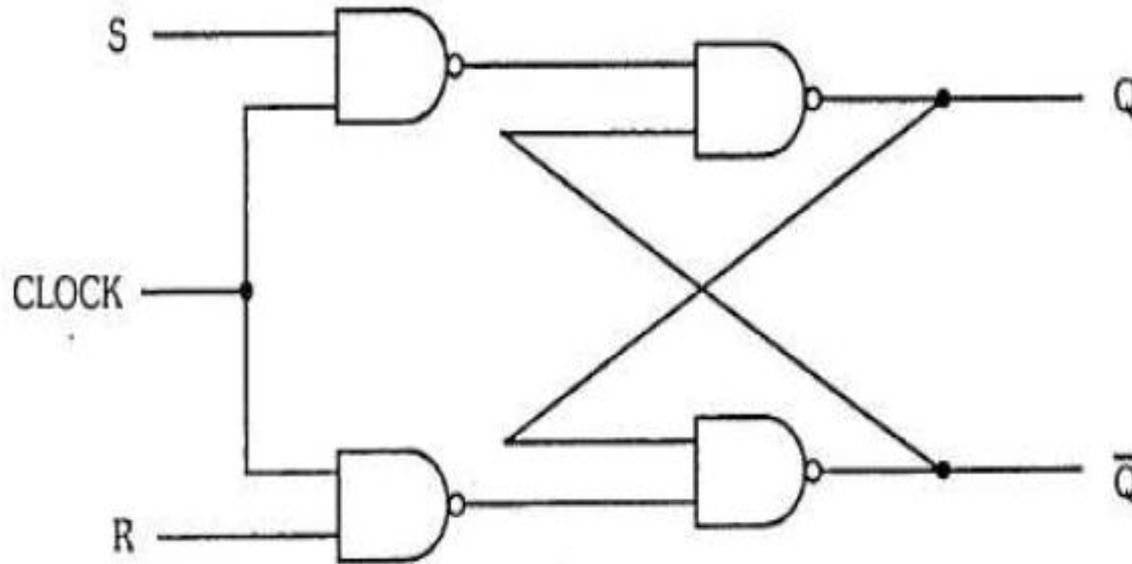


A	B	S
0	0	1
0	1	0
1	0	0
1	1	0



A	B	S
0	0	1
0	1	1
1	0	1
1	1	0

FF-RS com Entrada de Controle (“Clock”)



Neste circuito, quando a entrada de “clock” for igual a “0”, o FF irá **permanecer no seu estado**, mesmo que variem as **entradas S e R**.

Isso ocorre pois quando a entrada de “clock = 0”, as saídas das portas **Nand** de entrada serão sempre iguais a **1**, **independentemente** dos valores assumidos por **S e R**.

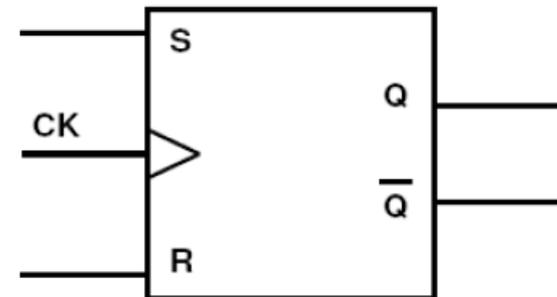
FF-RS com Entrada de Controle (“Clock”)

Quando a entrada de “clock” assumir valor “1”, o circuito será como um FF-RS básico, pois as portas Nand de entrada funcionarão como os inversores do circuito FF-RS básico.

CK	Q
0	Qa
1	RS básico

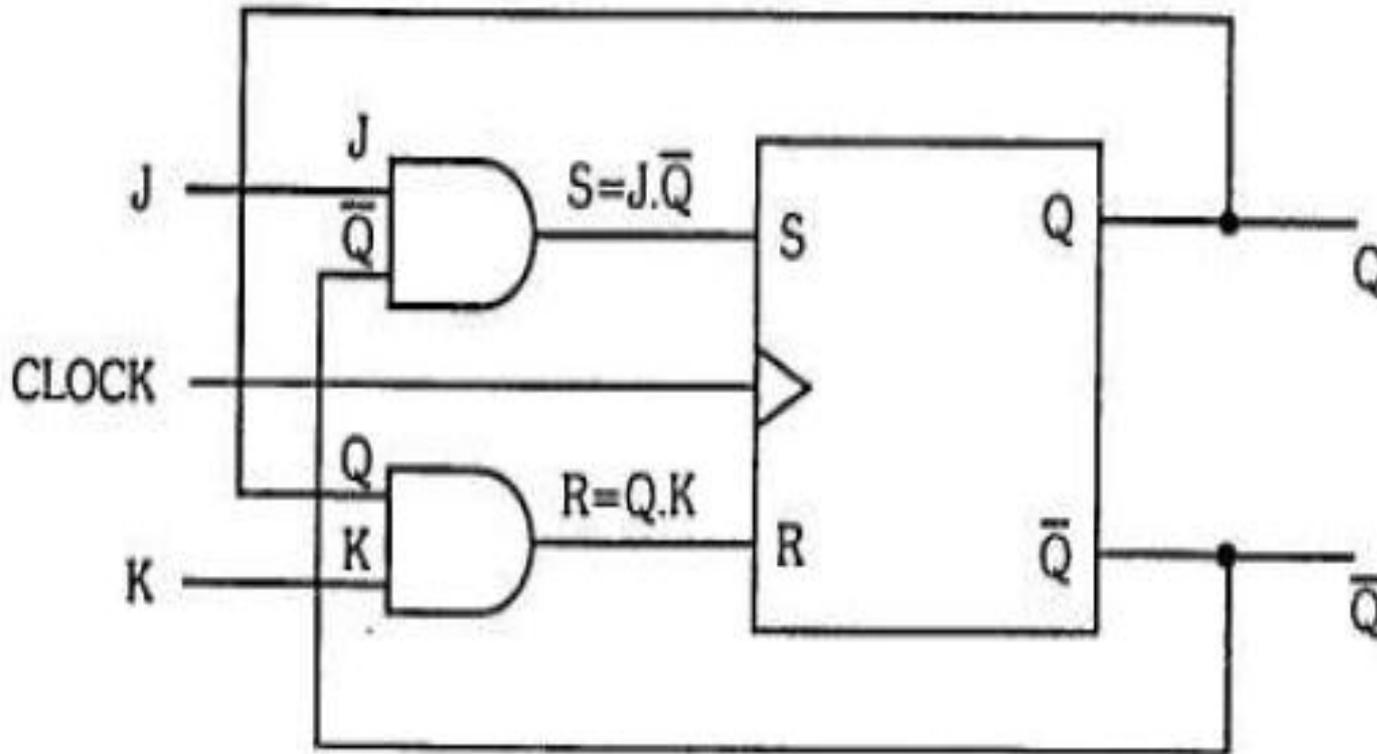
De maneira geral, podemos concluir que o circuito irá **funcionar** quando a entrada “clock” assumir valor “1” e manterá **travada** esta saída quando a entrada “clock” passar para “0”.

O FF pode ser representado pelo bloco:

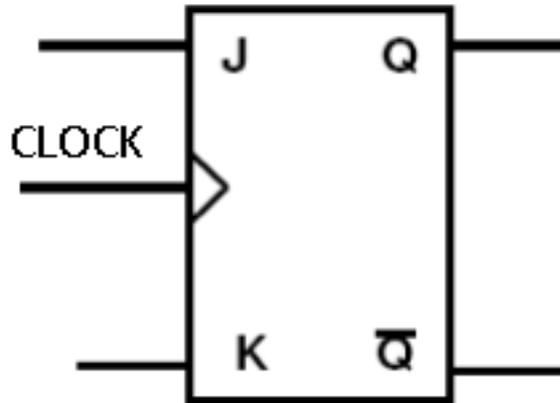


FF-JK

O **FF-JK** nada mais é que um **FF-RS** realimentado da maneira mostrada na figura abaixo, com a finalidade de impedir a ocorrência do estado **não permitido** quando $S = 1$ e $R=1$.



Podemos representar o **FF-JK** na forma de bloco:



Com sua respectiva **Tabela Verdade**:

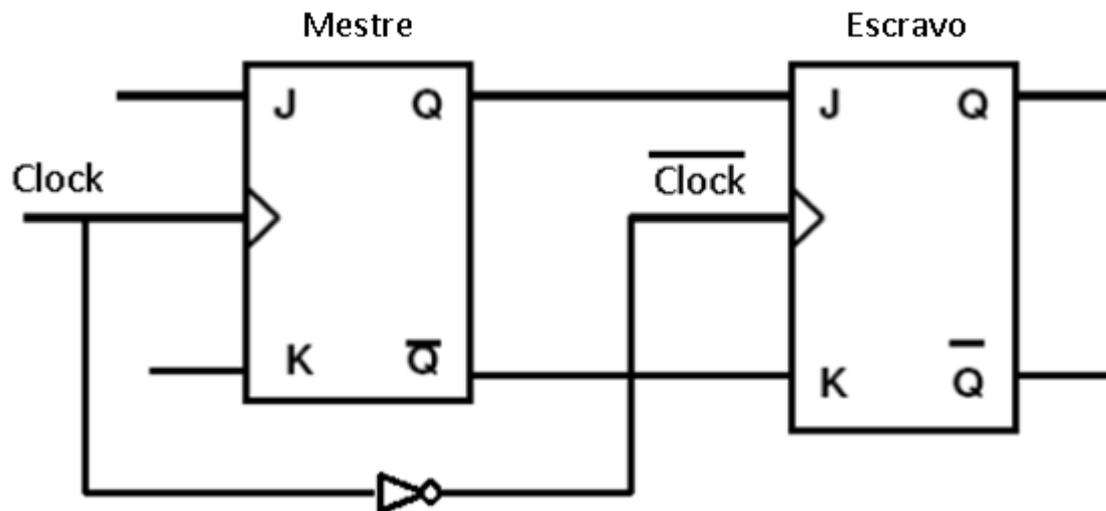
J	K	Qf
0	0	Qa
0	1	0
1	0	1
1	1	\overline{Qa}

FF-JK Mestre-Escravo

O **FF-JK** apresenta uma característica indesejável quando o “**clock**” for igual a “**1**”, teremos um comportamento **combinacional**.

Nessa situação, se houver uma mudança nas entradas **J** e **K**, o circuito apresentará uma nova saída, podendo alterar seu estado tantas vezes quantas alterarem os estados das entradas **J** e **K**.

Para resolver esse problema, foi criado o **FF JK Mestre-Escravo (JK Master- Slave)**.

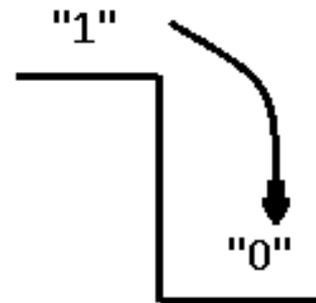


FF-JK Mestre-Escravo

J	K	Qf
0	0	Qa
0	1	0
1	0	1
1	1	\overline{Qa}

Tabela da operação do **FF-JK Mestre-Escravo**:

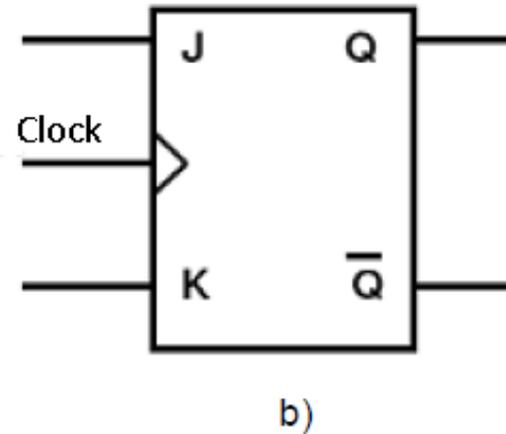
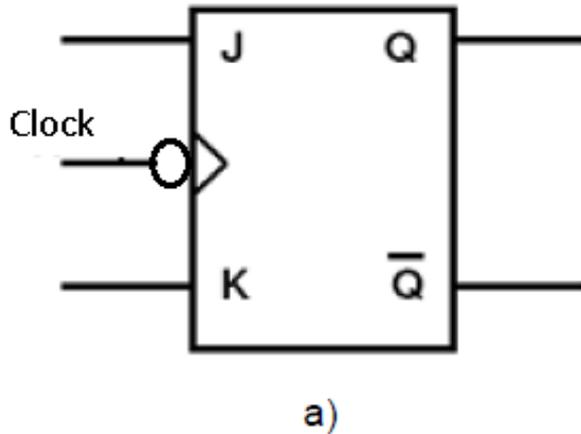
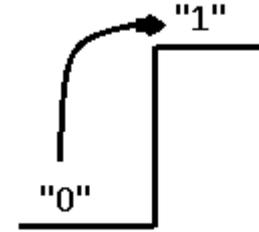
Notamos que esta tabela é idêntica à de um **FF-JK**, porém a saída **Q** irá assumir valores, conforme a situação das entradas **JK**, somente após a **transição do "clock" de "1" para "0"**.



Assim sendo, o circuito é denominado **JK Mestre-Escravo** sensível à descida de "clock".

FF-JK Mestre-Escravo

Para obter um circuito sensível à **subida de "clock"** (**transição** de "0" para "1") basta colocarmos um inversor interno à entrada do "clock".

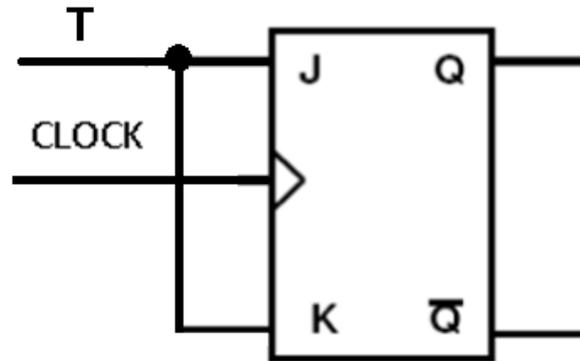


(a) Bloco **FF-JK Mestre-Escravo** sensível à **descida de "clock"**

(b) Boco **FF-JK Mestre-Escravo** sensível à **subida de "clock"** .

FF do tipo "T"

Obtém-se um FF - T ligando-se as entradas J e K de um FF-JK Mestre-escravo.



Logo quando J assumir valor "1", "K" também assumirá valor "1", e quando J assumir valor "0", K também assumirá valor "0".

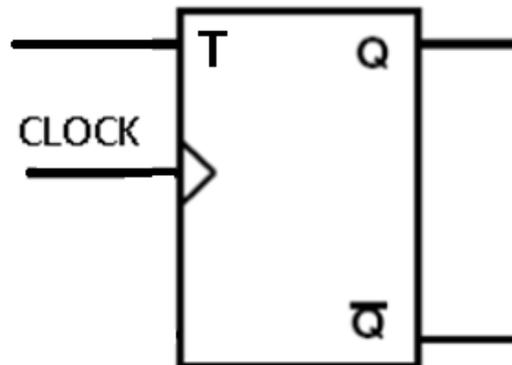
J	K	Qf
0	0	Qa
0	1	0
1	0	1
1	1	$\bar{Q}a$

FF do tipo "T"

A tabela resumida do FF – T será:

T	Q
0	Qa
1	\overline{Qa}

A figura mostra o bloco representativo do FF - T :



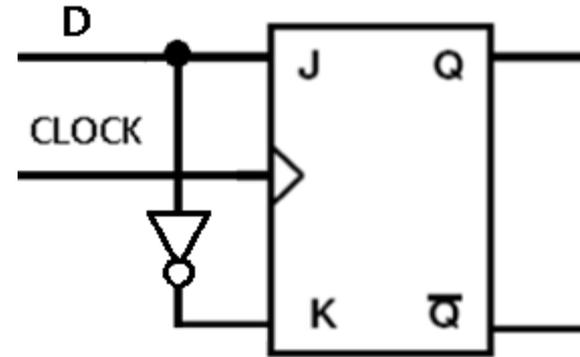
FF do tipo “T”

Devido ao fato de o FF - T, com a entrada T igual a “1”, complementar a saída (Qa) a cada descida de “clock”, este será utilizado como célula principal dos contadores assíncronos que são circuitos fundamentais nas máquinas sequenciais (inclusive este computador !).

O nome T vem de “Toggle” (“alternar”, “comutar” do termo original em inglês).

FF do tipo "D"

Obtém-se um FF - D ligando-se um **inversor** entra as entradas **J** e **K** de um **FF-JK Mestre-escravo**.



Logo as entradas **J** e **K** serão sempre **complementares**.

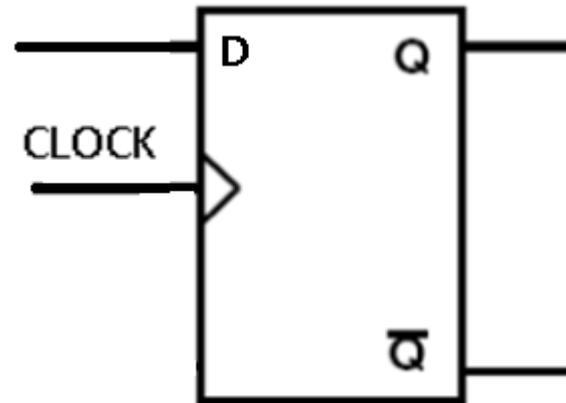
J	K	Qf
0	0	Qa
0	1	0
1	0	1
1	1	$\bar{Q}a$

FF do tipo "D"

A tabela resumida do FF – D será:

D	Q
0	0
1	1

A figura mostra o bloco representativo do FF - D :



FF do tipo “D”

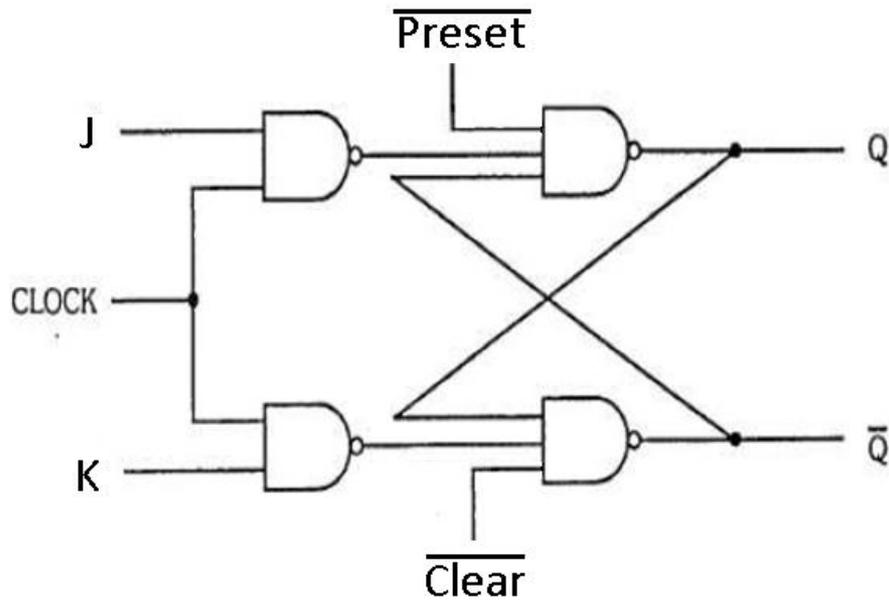
Pela capacidade **armazenar um valor de entrada e disponibilizá-lo** na saída esse **FF** será utilizado como **célula básica de memória** (“1 bit”) em sistemas digitais , bem como em **registradores de deslocamento, conversores serial-paralelo** e em outros sistemas digitais de extrema importância.

O nome “**D**” vem de **Data** (“dado” , do termo original em inglês).

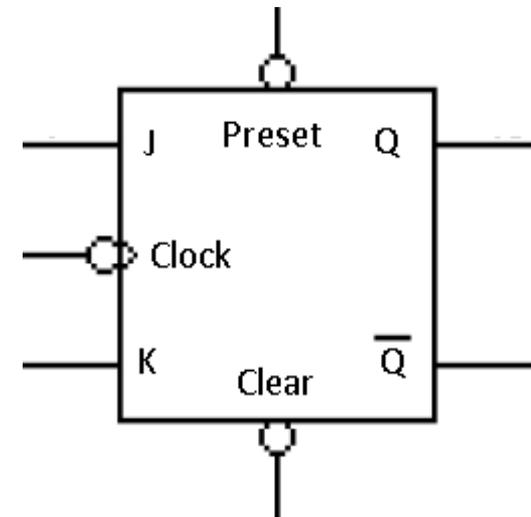
FF com Entradas “Preset” e “Clear”

É comum implementar uma entrada de “Preset” que fará com que a saída do circuito (Q) assumira valor “1”.

Também é comum a implementação de uma entrada de “Clear”, que fará com que a saída do circuito (Q) assumira valor “0”.



Circuito do FF



Bloco do FF

BLOCOS LÓGICOS BÁSICOS

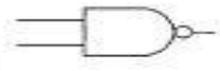
PORTA	Simbologia	Tabela da Verdade	Função Lógica	Expressão															
E AND		<table border="1" style="margin: auto;"> <thead> <tr><th>A</th><th>B</th><th>S</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	A	B	S	0	0	0	0	1	0	1	0	0	1	1	1	Função E: Assume 1 quando todas as variáveis forem 1 e 0 nos outros casos.	$S=A \cdot B$
A	B	S																	
0	0	0																	
0	1	0																	
1	0	0																	
1	1	1																	
OU OR		<table border="1" style="margin: auto;"> <thead> <tr><th>A</th><th>B</th><th>S</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	A	B	S	0	0	0	0	1	1	1	0	1	1	1	1	Função OU: Assume 0 quando todas as variáveis forem 0 e 1 nos outros casos.	$S=A+B$
A	B	S																	
0	0	0																	
0	1	1																	
1	0	1																	
1	1	1																	
NÃO NOT		<table border="1" style="margin: auto;"> <thead> <tr><th>A</th><th>S</th></tr> </thead> <tbody> <tr><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td></tr> </tbody> </table>	A	S	0	1	1	0	Função NÃO: Inverte a variável aplicada à sua entrada.	$S=\overline{A}$									
A	S																		
0	1																		
1	0																		
NE NAND		<table border="1" style="margin: auto;"> <thead> <tr><th>A</th><th>B</th><th>S</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	A	B	S	0	0	1	0	1	1	1	0	1	1	1	0	Função NE: Inverso da função E.	$S=\overline{(A \cdot B)}$
A	B	S																	
0	0	1																	
0	1	1																	
1	0	1																	
1	1	0																	
NOU NOR		<table border="1" style="margin: auto;"> <thead> <tr><th>A</th><th>B</th><th>S</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	A	B	S	0	0	1	0	1	0	1	0	0	1	1	0	Função NOU: Inverso da função OU.	$S=\overline{(A+B)}$
A	B	S																	
0	0	1																	
0	1	0																	
1	0	0																	
1	1	0																	
OU EXCLUSIVO		<table border="1" style="margin: auto;"> <thead> <tr><th>A</th><th>B</th><th>S</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	A	B	S	0	0	0	0	1	1	1	0	1	1	1	0	Função OU Exclusivo: Assume 1 quando as variáveis assumirem valores diferentes entre si.	$S=A \oplus B$ $S=\overline{A} \cdot B + A \cdot \overline{B}$
A	B	S																	
0	0	0																	
0	1	1																	
1	0	1																	
1	1	0																	
COINCIDÊNCIA		<table border="1" style="margin: auto;"> <thead> <tr><th>A</th><th>B</th><th>S</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	A	B	S	0	0	1	0	1	0	1	0	0	1	1	1	Função Coincidência: Assume 1 quando houver coincidência entre os valores das variáveis.	$S=A \odot B$ $S=\overline{A} \cdot \overline{B} + A \cdot B$
A	B	S																	
0	0	1																	
0	1	0																	
1	0	0																	
1	1	1																	

Tabela comparativa das bases

Decimal	Binário	Octal	Hexadecimal
0	0000	0	0
1	0001	1	1
2	0010	2	2
3	0011	3	3
4	0100	4	4
5	0101	5	5
6	0110	6	6
7	0111	7	7
8	1000	10	8
9	1001	11	9
10	1010	12	A
11	1011	13	B
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F

Bibliografia da apresentação

- 1) <http://leandrodriguesilva.wordpress.com/temas-sugeridos/tecnologias-de-acesso/05/08/2013>
- 2) IDOETA, Ivan; CAPUANO, Francisco. Elementos de Eletrônica Digital. 37ª ed. São Paulo: Erica, 2006
- 3) Ronald J. Tocci e Neal S. Widmer; Sistemas Digitais: Princípios e Aplicações, Pearson Prentice Hall, 2003.
- 4) <http://www.poli.br/~marcilio/Sistemas%20Digitais/1o%20Exercicio/Apostila%20completa%20de%20eletronica%20digital..pdf> acesso em 05/08/2013
- 5) <http://www.aprenderelectronica.com.br/img/portaslogicas.jpg> acesso em 18/08/2013
- 6) http://www.profesormolina.com./a///r/electronica/componentes/int/sist_comb/image032.jpg acesso em 18/06/2013

Bibliografia Básica Padrão

1) IDOETA, Ivan; CAPUANO, Francisco. **Elementos de Eletrônica Digital**. 37ª ed. São Paulo: Erica, 2006.

Bibliografia Básica Unidade: Faculdade Anhanguera de Rio Claro (FRC)

1) WAGNER, Flávio R.; REIS, André I.; RIBAS, Renato P.. **Fundamentos de Circuitos Digitais**. 1ª ed. Porto Alegre: Sagra Luzzatto, 2006.

2) LOURENÇO, Antônio C. de et al. **Circuitos Digitais**. 9ª ed. São Paulo: Erica, 2010.

Bibliografia Complementar: Faculdade Anhanguera de Rio Claro (FRC)

- 1) SANTOS, José Carlos Barbosa. **Introdução aos Sistemas Digitais**. 1ª ed. Porto Alegre: Bookman, 2000.
- 2) D'AMORE, Roberto. **VHDL: Descrição e Síntese de Circuitos Digitais**. 1ª ed. Rio de Janeiro: LTC, 2005.
- 3) UYEMURA, John P.. **Sistemas Digitais : Uma Abordagem Integrada**. 1ª ed. São Paulo: Thomson Learning, 2002.
- 4) TAUB, Herbert. **Circuitos Digitais e Microprocessadores**. 1ª ed. São Paulo: Macgraw-Hill, 1984.
- 5) CRUZ, Eduardo C. A. **Circuitos digitais**. 1ª ed. São Paulo: Erica, 2007, v.1.