


Circuitos Digitais

Prof. Esp. Pedro Luís Antonelli
Anhanguera Educacional



OBJETIVOS DA AULA :

- Modelar, simplificar e implementar Circuitos Combinacionais;
 - Trabalhar a simplificação de expressões lógicas com o auxílio dos **Mapas de Veitch- Karnnaug**
- 

Podemos estabelecer também uma estreita relação entre a representação de um **Circuito Lógico** e sua correspondente **Tabela Verdade**.

A	B	S
0	0	0
0	1	1
1	0	1
1	1	0

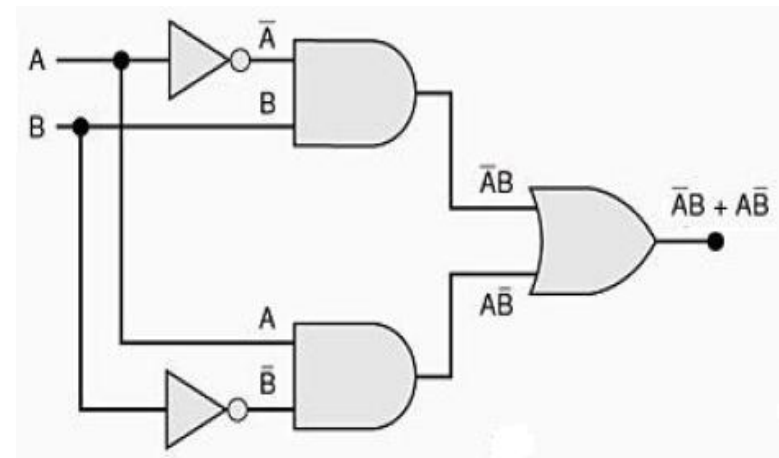
$$(\bar{A} \cdot \bar{B}) = 0$$

$$(\bar{A} \cdot B) = 1$$

$$(A \cdot \bar{B}) = 1$$

$$(A \cdot B) = 0$$

$$S = (\bar{A} \cdot B) + (A \cdot \bar{B})$$



Na representação de uma **Tabela Verdade** na forma de uma **Expressão Lógica** podemos ter interesse nas linhas em que a saída é “1” (**MinTermo**) ou nas linhas em que saída é “0” (**MaxTermo**).

A	B	S
0	0	0
0	1	1
1	0	1
1	1	0

$$(\bar{A} \cdot \bar{B}) = 0$$

$$(\bar{A} \cdot B) = 1$$

$$(A \cdot \bar{B}) = 1$$

$$(A \cdot B) = 0$$

MinTermos

MaxTermos

Soma de MinTermos

Usaremos na elaboração de uma expressão lógica à partir de uma tabela verdade, extraíndo os **MinTermos** (linhas em que a saída do circuito deve produz valor lógico “1”) dessa tabela .

A	B	S
0	0	0
0	1	1
1	0	1
1	1	0

$$(\bar{A} \cdot B) = 1$$


$$(A \cdot \bar{B}) = 1$$

MinTermos

O mapa de **Veitch-Karnaugh** é um método de simplificação gráfico criado por **Edward Veitch** (1952) e aperfeiçoado pelo engenheiro de telecomunicações **Maurice Karnaugh**.

Ele é utilizado para simplificar uma equação lógica obtida à partir de uma **tabela verdade** .

O diagrama , por um método gráfico, é muito útil para simplificar expressões com poucas variáveis e consistem em aplicar os **MinTermos** de uma tabela verdade em suas **respectivas posições** no mapa, de modo a formar **arranjos desejados**.



Relação Tabela Verdade / Mapa

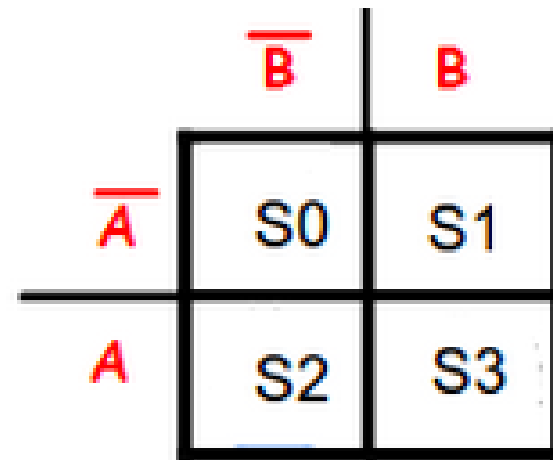
Para o caso de **2 variáveis** temos a seguinte relação de Tabela Verdade e sua representação no mapa de **Veitch-Karnaugh**.

Tabela-Verdade

A	B	S
0	0	S0
0	1	S1
1	0	S2
1	1	S3

⇒ $(\bar{A} \cdot \bar{B})$
⇒ $(\bar{A} \cdot B)$
⇒ $(A \cdot \bar{B})$
⇒ $(A \cdot B)$

Mapa de Veitch-Karnaugh



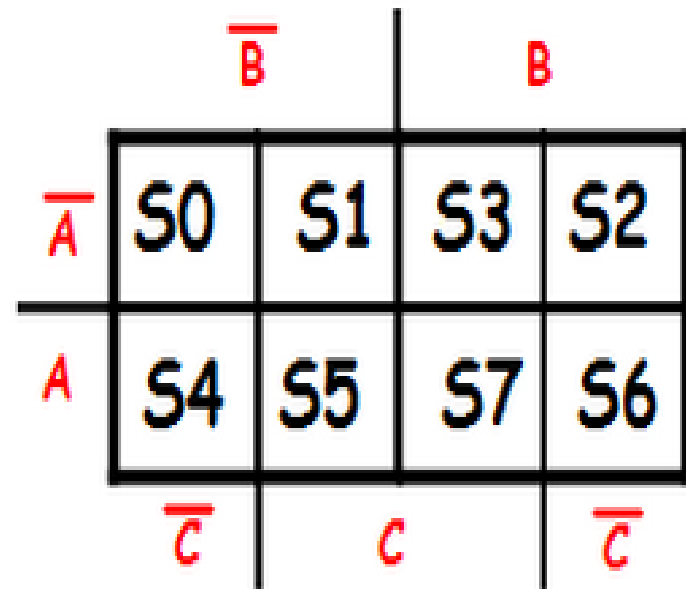
Relação Tabela Verdade / Mapa

Para o caso de 3 variáveis:

Tabela-Verdade

A	B	C	S	
0	0	0	S0	$(\bar{A} \cdot \bar{B} \cdot \bar{C})$
0	0	1	S1	$(\bar{A} \cdot \bar{B} \cdot C)$
0	1	0	S2	$(\bar{A} \cdot B \cdot \bar{C})$
0	1	1	S3	$(\bar{A} \cdot B \cdot C)$
1	0	0	S4	$(A \cdot \bar{B} \cdot \bar{C})$
1	0	1	S5	$(A \cdot \bar{B} \cdot C)$
1	1	0	S6	$(A \cdot B \cdot \bar{C})$
1	1	1	S7	$(A \cdot B \cdot C)$

Mapa de Veitch-Karnaugh



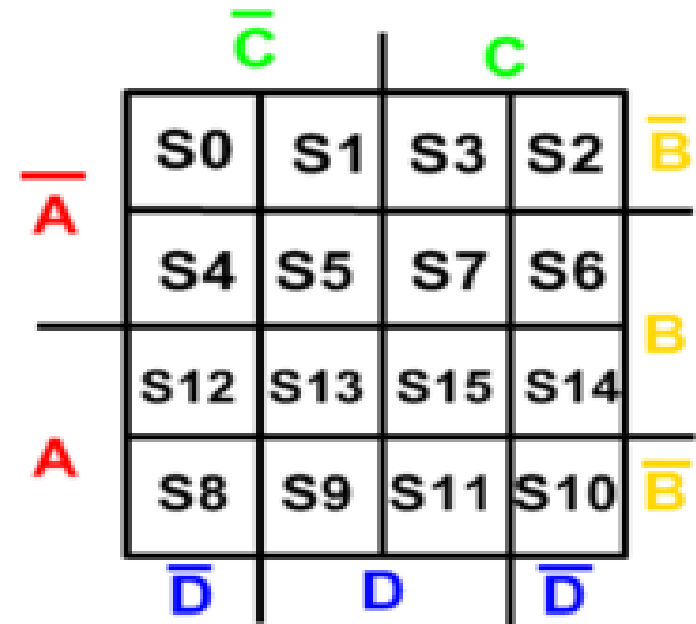
Relação Tabela Verdade / Mapa

Para o caso de **4 variáveis** :

Tabela-Verdade

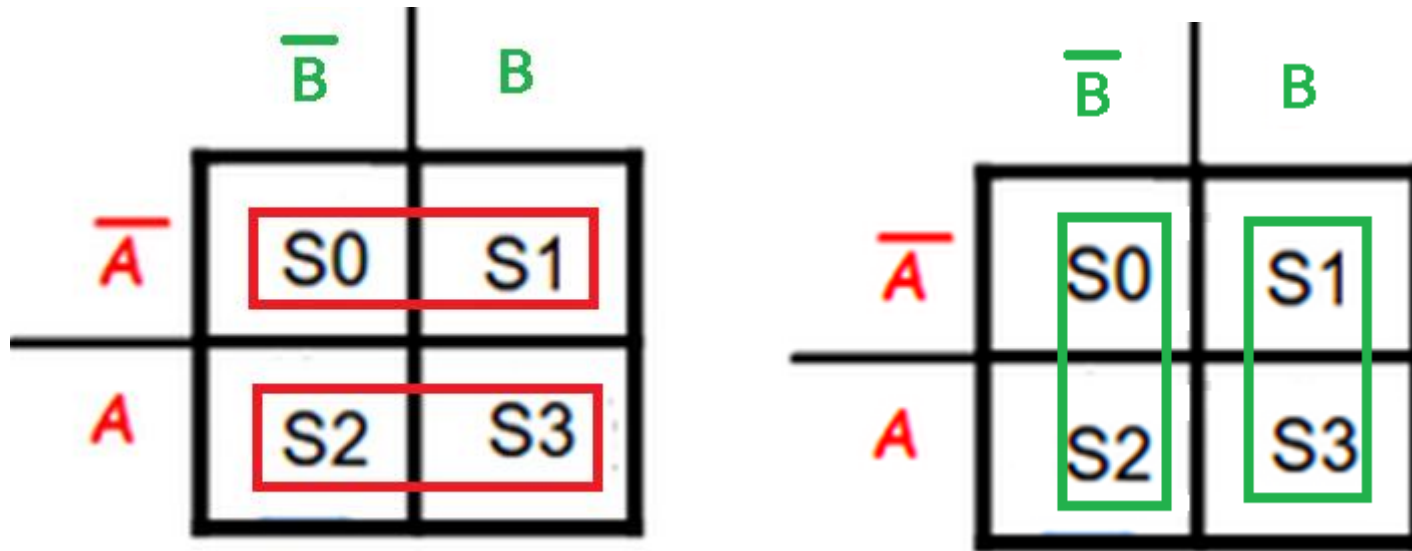
A	B	C	D	S	
0	0	0	0	S0	$(\bar{A} \cdot \bar{B} \cdot \bar{C})$
0	0	0	1	S1	$(\bar{A} \cdot \bar{B} \cdot C)$
0	0	1	0	S2	$(\bar{A} \cdot B \cdot \bar{C})$
0	0	1	1	S3	$(\bar{A} \cdot B \cdot C)$
0	1	0	0	S4	$(\bar{A} \cdot \bar{B} \cdot C)$
0	1	0	1	S5	$(\bar{A} \cdot B \cdot \bar{C})$
0	1	1	0	S6	$(\bar{A} \cdot B \cdot C)$
0	1	1	1	S7	$(\bar{A} \cdot B \cdot C)$
1	0	0	0	S8	$(A \cdot \bar{B} \cdot \bar{C})$
1	0	0	1	S9	$(A \cdot \bar{B} \cdot C)$
1	0	1	0	S10	$(A \cdot B \cdot \bar{C})$
1	0	1	1	S11	$(A \cdot B \cdot C)$
1	1	0	0	S12	$(A \cdot \bar{B} \cdot \bar{C})$
1	1	0	1	S13	$(A \cdot \bar{B} \cdot C)$
1	1	1	0	S14	$(A \cdot B \cdot \bar{C})$
1	1	1	1	S15	$(A \cdot B \cdot C)$

Mapa de Veitch-Karnaugh



Uso do mapa para 2 variáveis

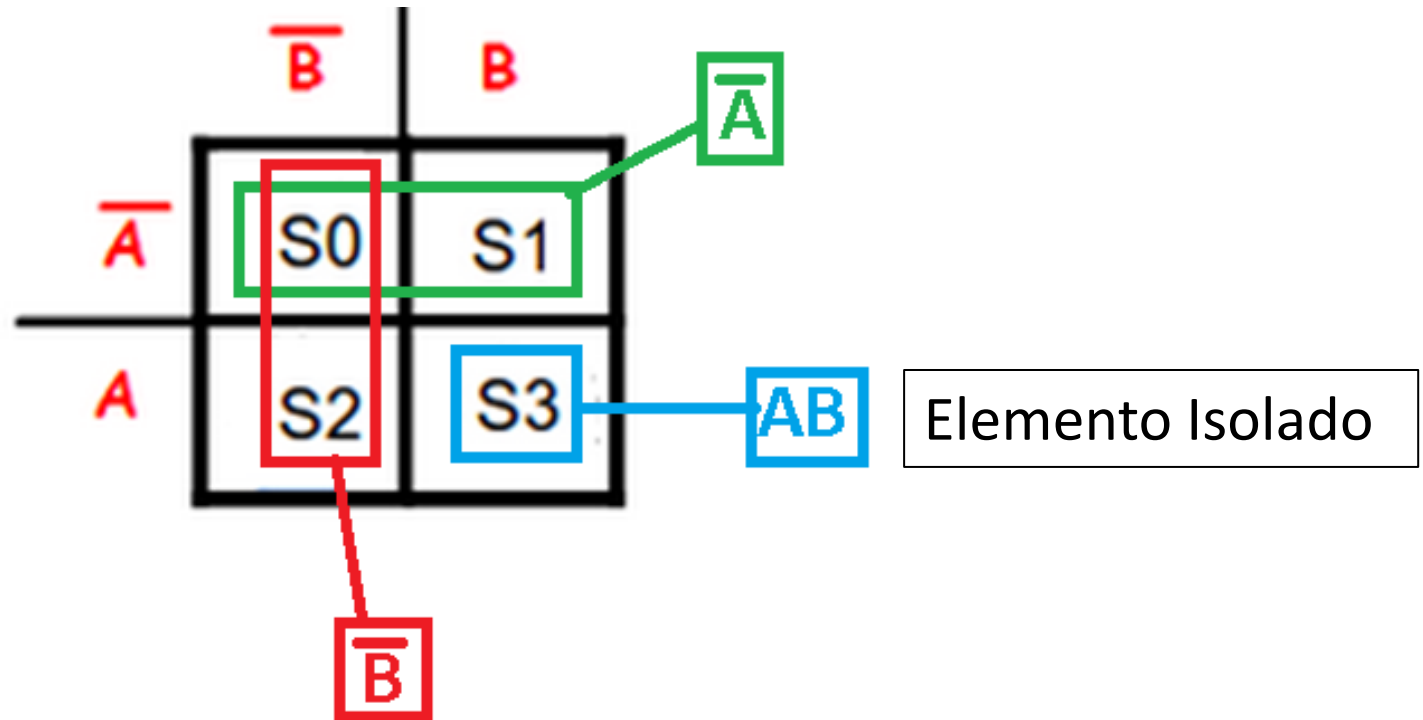
Para o caso de **2 variáveis** devemos tentar montar **pares** que estejam inteiramente **num região lógica**.



Obs. Cada elemento do diagrama deve ser utilizado **pele menos uma vez**, com o menor número de agrupamentos possíveis.

Uso do mapa para 2 variáveis

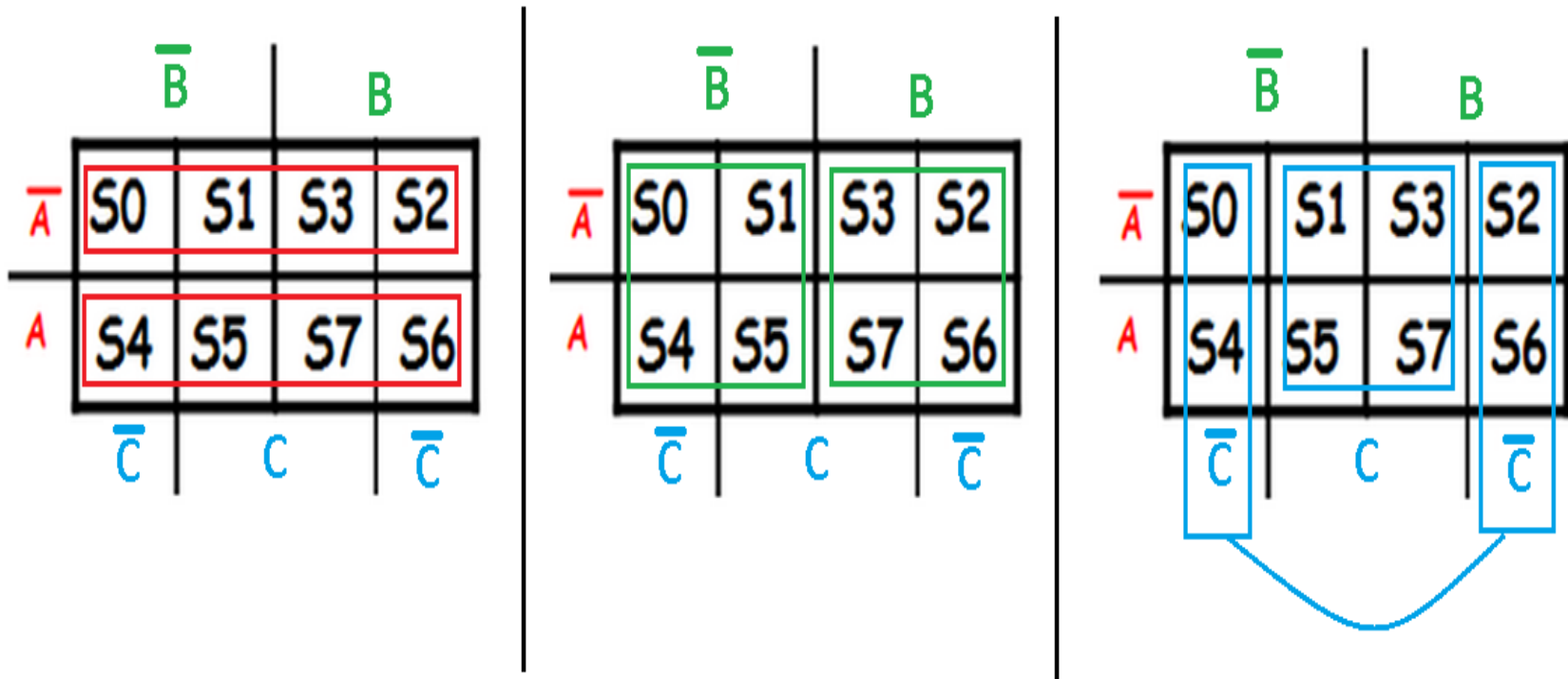
Os elementos isolados ficarão inalterados.



O circuito resultante (simplificado) será a junção (pela função OU) dos agrupamentos efetuados.

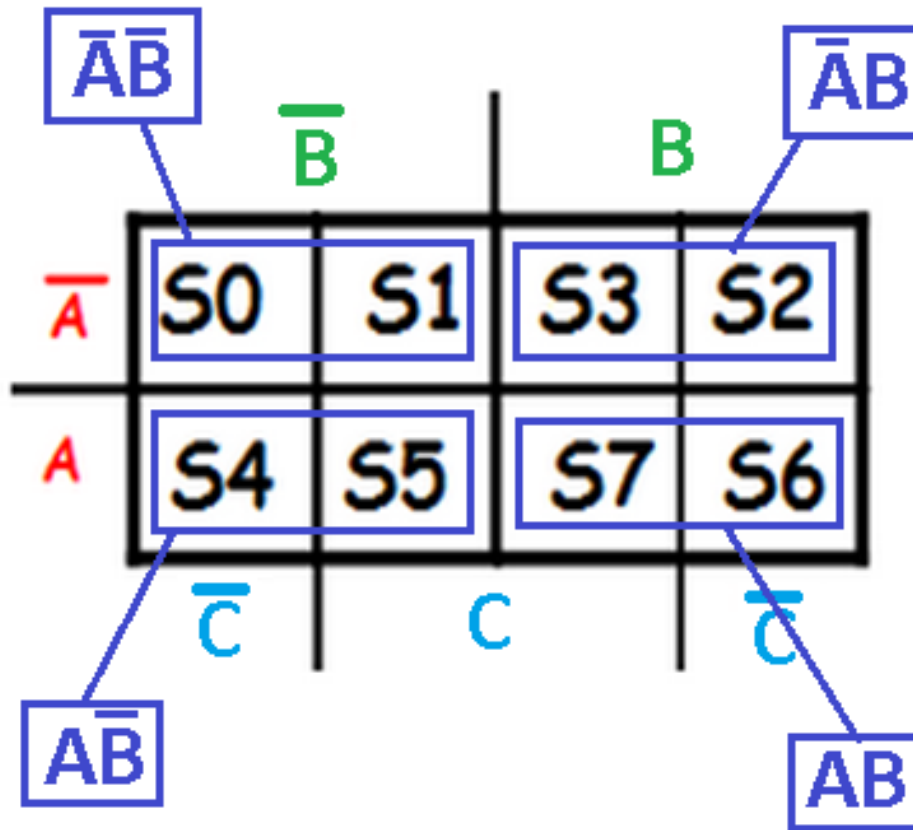
Uso do mapa para 3 variáveis

Para o caso de **3 variáveis** devemos tentar montar todas as **quadras** possíveis que estejam inteiramente **numa região lógica**.



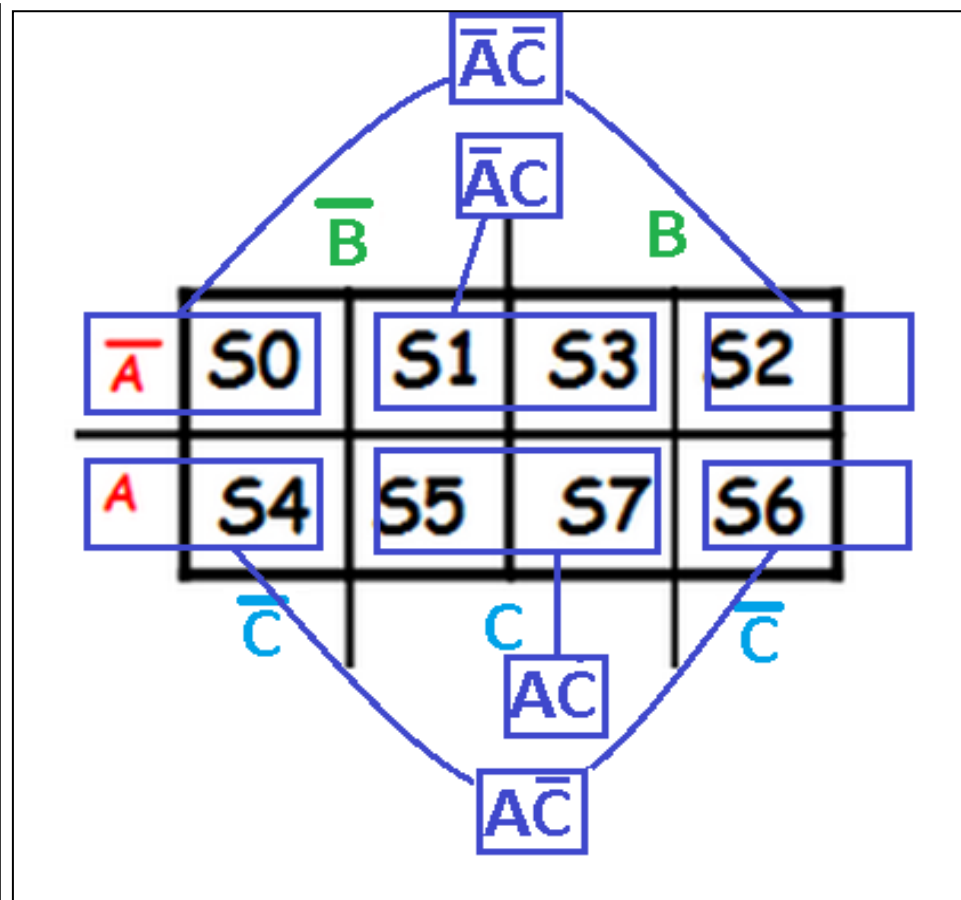
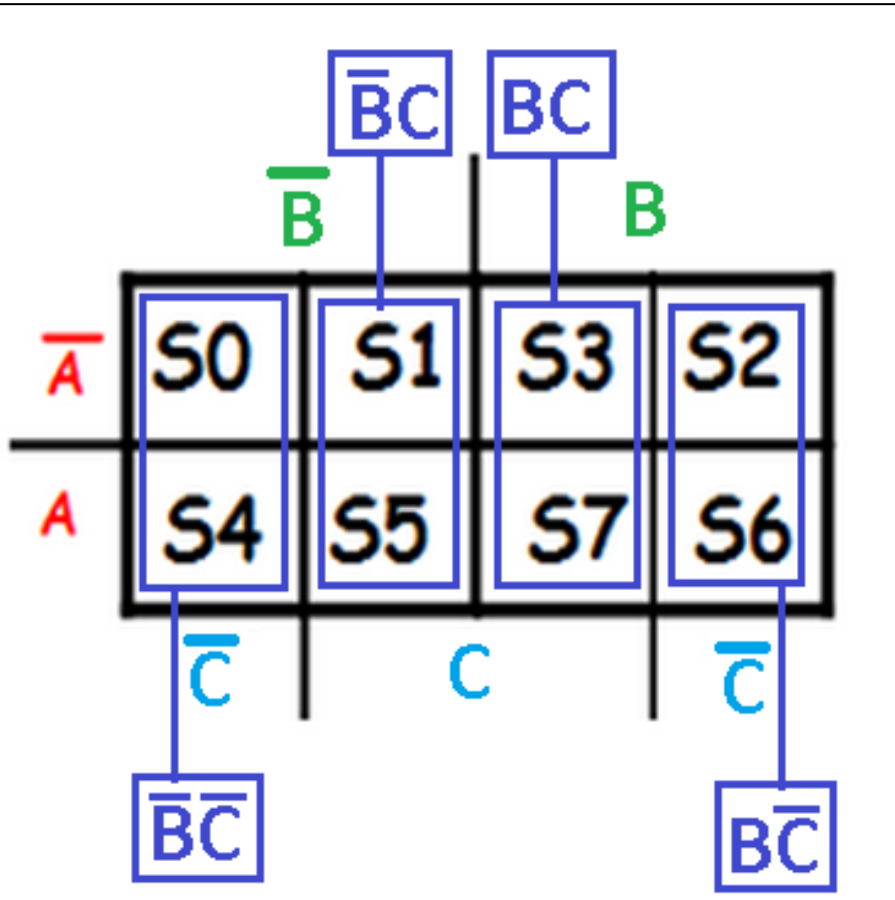
Uso do mapa para 3 variáveis

A seguir devemos tentar montar todas as os pares possíveis que estejam inteiramente **duas regiões lógicas**.



Pares para o mapa com 3 variáveis

Outros pares que podem ser montados...



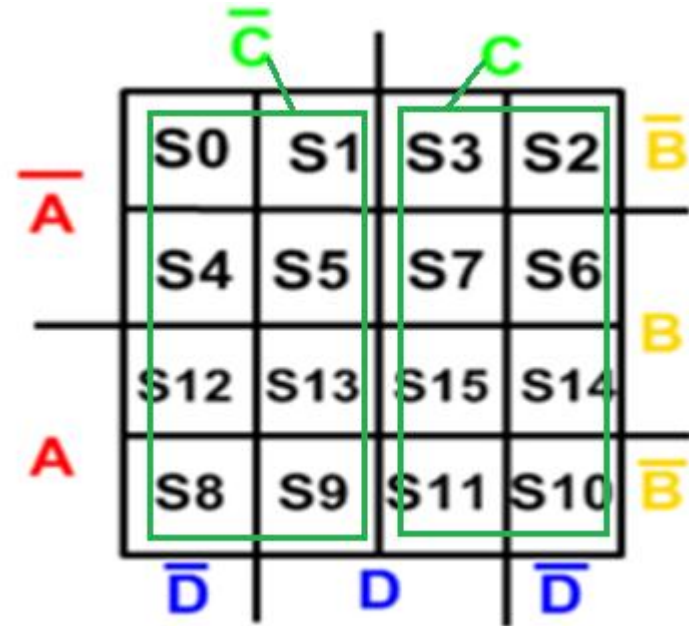
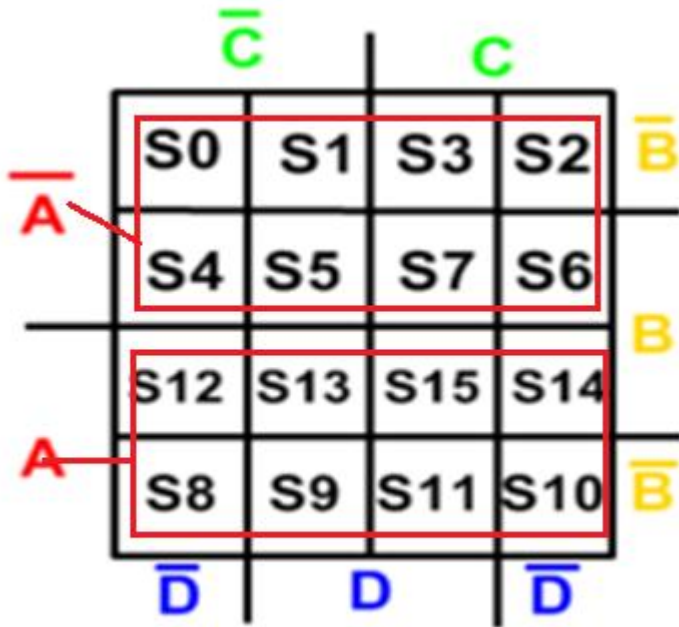
Uso do mapa para 3 variáveis

Em seguida devem ser montados os **pares** (**duas regiões lógicas**) e os **elementos isolados** (**três regiões lógicas**).

O circuito resultante (simplificado) será a junção (pela função **OU**) dos agrupamentos efetuados.

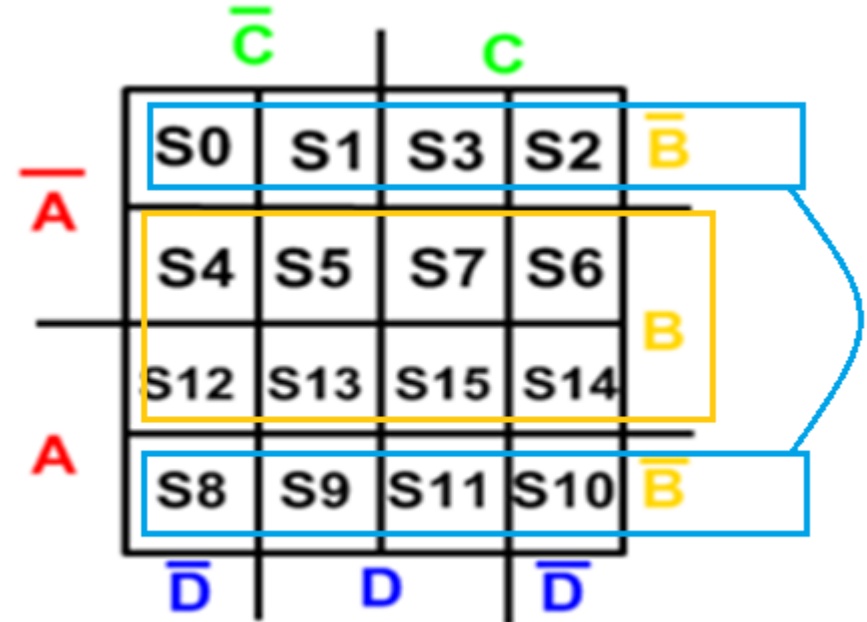
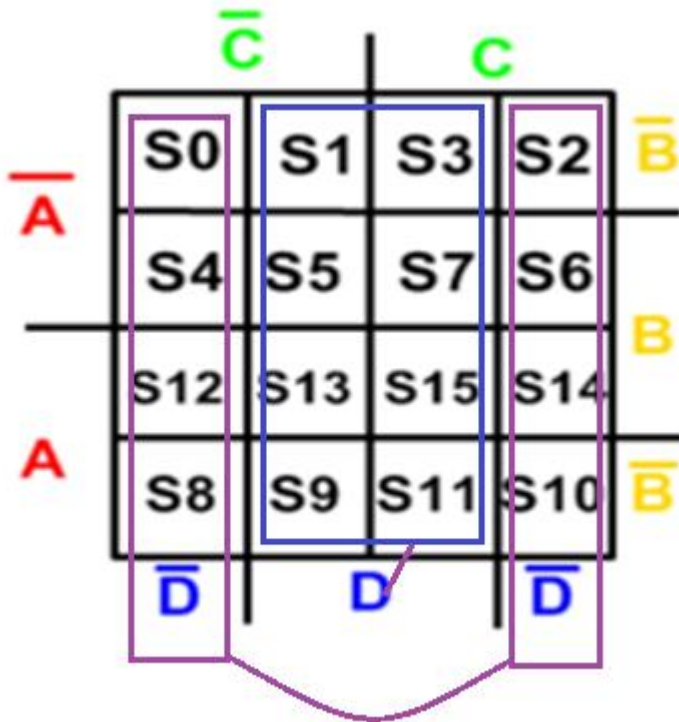
Uso do mapa para 4 variáveis

Para o caso de **4 variáveis** devemos tentar montar **oitavas** que estejam inteiramente **num região lógica**.



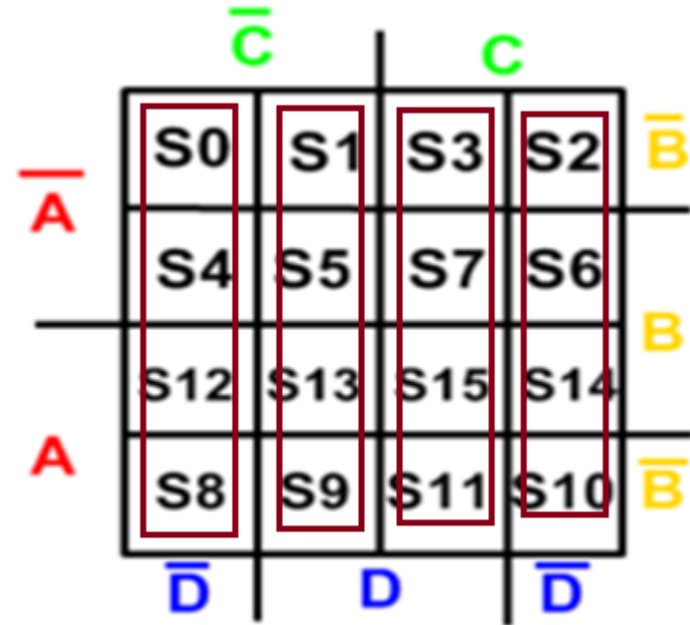
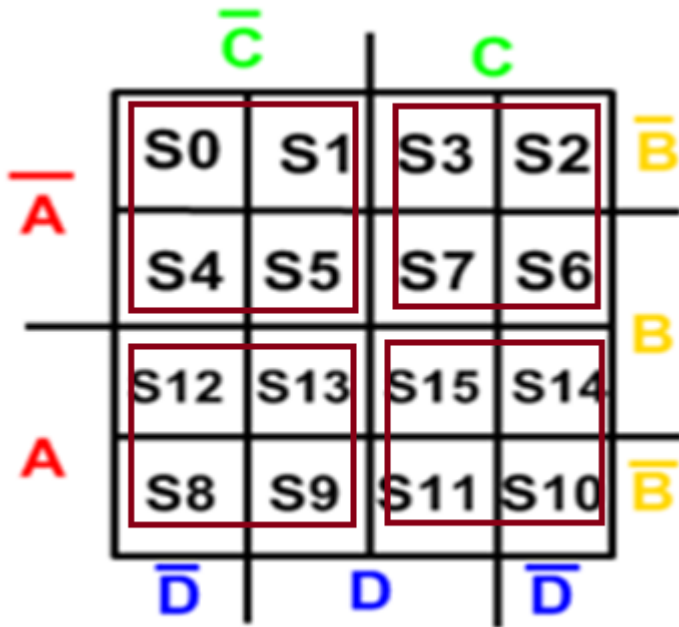
Uso do mapa para 4 variáveis

Outras **oitavas** que podem ser montadas.



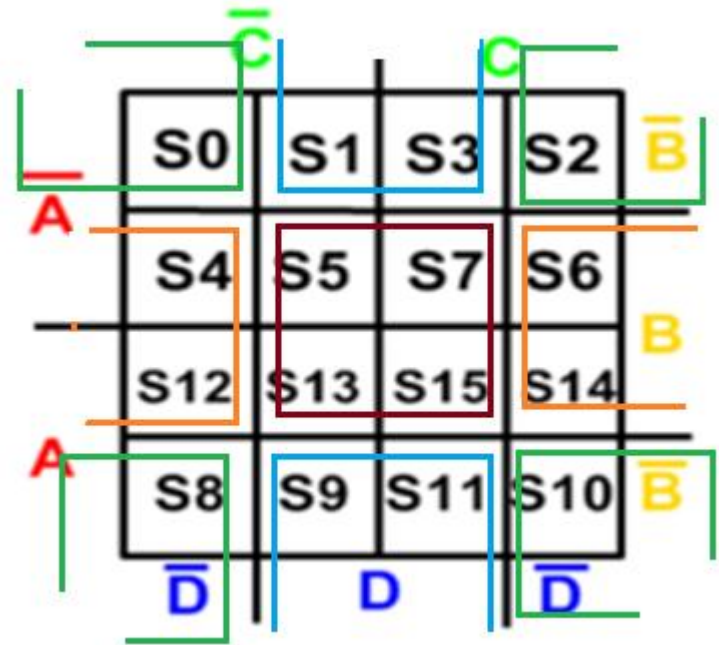
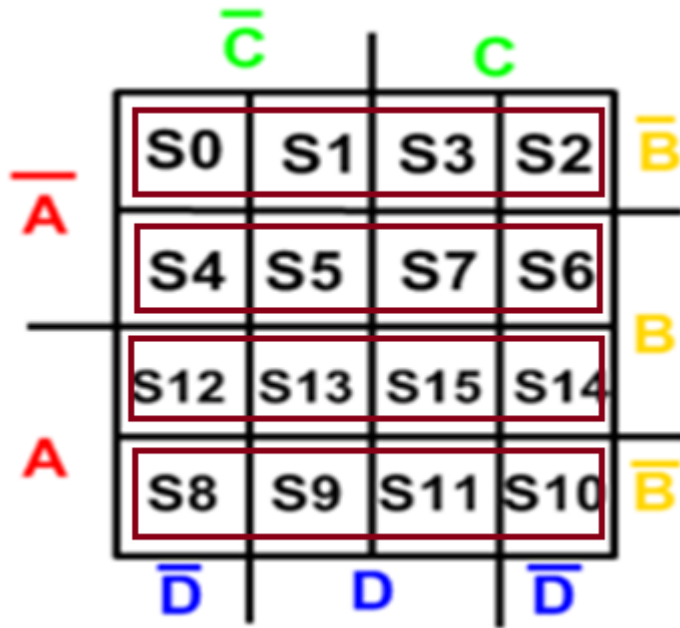
Uso do mapa para 4 variáveis

A seguir devemos tentar montar todas as **quadras** possíveis que estejam inteiramente **duas regiões lógicas**.



Uso do mapa para 4 variáveis

Outras **quadras** que ser montadas.



Uso do mapa para 4 variáveis

Em seguida devem ser montados os **pares** (**três regiões lógicas**) e os **elementos isolados** (**quatro regiões lógicas**).

O circuito resultante (simplificado) será a junção (pela função **OU**) dos agrupamentos efetuados.

BLOCOS LÓGICOS BÁSICOS








PORTA	Simbologia	Tabela da Verdade	Função Lógica	Expressão															
E AND		<table border="1" style="margin: auto;"> <thead> <tr><th>A</th><th>B</th><th>S</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	A	B	S	0	0	0	0	1	0	1	0	0	1	1	1	Função E: Assume 1 quando todas as variáveis forem 1 e 0 nos outros casos.	$S=A \cdot B$
A	B	S																	
0	0	0																	
0	1	0																	
1	0	0																	
1	1	1																	
OU OR		<table border="1" style="margin: auto;"> <thead> <tr><th>A</th><th>B</th><th>S</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	A	B	S	0	0	0	0	1	1	1	0	1	1	1	1	Função OU: Assume 0 quando todas as variáveis forem 0 e 1 nos outros casos.	$S=A+B$
A	B	S																	
0	0	0																	
0	1	1																	
1	0	1																	
1	1	1																	
NÃO NOT		<table border="1" style="margin: auto;"> <thead> <tr><th>A</th><th>S</th></tr> </thead> <tbody> <tr><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td></tr> </tbody> </table>	A	S	0	1	1	0	Função NÃO: Inverte a variável aplicada à sua entrada.	$S=\overline{A}$									
A	S																		
0	1																		
1	0																		
NE NAND		<table border="1" style="margin: auto;"> <thead> <tr><th>A</th><th>B</th><th>S</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	A	B	S	0	0	1	0	1	1	1	0	1	1	1	0	Função NE: Inverso da função E.	$S=\overline{(A \cdot B)}$
A	B	S																	
0	0	1																	
0	1	1																	
1	0	1																	
1	1	0																	
NOU NOR		<table border="1" style="margin: auto;"> <thead> <tr><th>A</th><th>B</th><th>S</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	A	B	S	0	0	1	0	1	0	1	0	0	1	1	0	Função NOU: Inverso da função OU.	$S=\overline{(A+B)}$
A	B	S																	
0	0	1																	
0	1	0																	
1	0	0																	
1	1	0																	
OU EXCLUSIVO		<table border="1" style="margin: auto;"> <thead> <tr><th>A</th><th>B</th><th>S</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	A	B	S	0	0	0	0	1	1	1	0	1	1	1	0	Função OU Exclusivo: Assume 1 quando as variáveis assumirem valores diferentes entre si.	$S=A \oplus B$ $S=\overline{A} \cdot B + A \cdot \overline{B}$
A	B	S																	
0	0	0																	
0	1	1																	
1	0	1																	
1	1	0																	
COINCIDÊNCIA		<table border="1" style="margin: auto;"> <thead> <tr><th>A</th><th>B</th><th>S</th></tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	A	B	S	0	0	1	0	1	0	1	0	0	1	1	1	Função Coincidência: Assume 1 quando houver coincidência entre os valores das variáveis.	$S=A \odot B$ $S=\overline{A} \cdot \overline{B} + A \cdot B$
A	B	S																	
0	0	1																	
0	1	0																	
1	0	0																	
1	1	1																	

Tabela comparativa das bases

Decimal	Binário	Octal	Hexadecimal
0	0000	0	0
1	0001	1	1
2	0010	2	2
3	0011	3	3
4	0100	4	4
5	0101	5	5
6	0110	6	6
7	0111	7	7
8	1000	10	8
9	1001	11	9
10	1010	12	A
11	1011	13	B
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F

Bibliografia da apresentação

- 1) <http://leandrodriguesilva.wordpress.com/temas-sugeridos/tecnologias-de-acesso/05/08/2013>
- 2) IDOETA, Ivan; CAPUANO, Francisco. Elementos de Eletrônica Digital. 37ª ed. São Paulo: Erica, 2006
- 3) Ronald J. Tocci e Neal S. Widmer; Sistemas Digitais: Princípios e Aplicações, Pearson Prentice Hall, 2003.
- 4) <http://www.poli.br/~marcilio/Sistemas%20Digitais/1o%20Exercicio/Apostila%20completa%20de%20eletronica%20digital..pdf> acesso em 05/08/2013
- 5) <http://www.aprender eletrônica.com.br/img/portaslogicas.jpg> acesso em 18/08/2013
- 6) http://www.profesormolina.com./a///r/electronica/componentes/int/sist_comb/image032.jpg acesso em 18/06/2013

Bibliografia básica:

Idoeta, Ivan V.;Capuano, Francisco G.:**Elementos De Eletrônica Digital**. 40ª ed.
São Paulo: Érica,2015

Bibliografia Complementar:

WAGNER, Flávio R.; REIS, André I.; RIBAS, Renato P. **Fundamentos de Circuitos Digitais**. 1ª ed. Porto Alegre: Sagra Luzzatto, 2006.

CRUZ, Eduardo C. A. **Circuitos Digitais**. 9ª ed. São Paulo: Érica, 2007.

D'AMORE, Roberto. **VHDL: Descrição e Síntese de Circuitos Digitais**. 1ª ed. Rio de Janeiro: LTC - Livros Técnicos e Científicos, 2005.

CRUZ, Eduardo C. A. **Circuitos digitais**. 1ª ed. São Paulo: Érica, 2007, v.1.

TOCCI, Ronald J.. **Sistemas Digitais : Princípios e Aplicações**. 10ª ed. São Paulo: Pearson - Prentice Hall, 2007



Material, comunicação e critérios de avaliação

Material para as aulas, listas de exercícios e outros materiais para estudo no site : www.pedraorc.com.br

Email para contato e entrega de trabalhos : cd_2016@pedraorc.com.br

Composição da nota da P1 (40%):

Nota de Prova x 0,7 + Nota dos exercícios x 0,3 + exercícios extras

Critérios da avaliação P2 (60%):

Nota de Prova x 0,7 + Nota dos exercícios x 0,3 + exercícios extras

Prova Substitutiva (Substitui a menor nota)

